**江 西 师 范 大 学 试 卷**

**年级： 17级 专业(学科)： 计算机科学与技术 18 — 19 学年第 2 学期**

**课程号： 262217 课程名称：计算机组成原理（理论） B卷**

**考试形式：闭卷 其他要求：**

**（本试卷满分100分，考试时间100分钟）**

一、选择题（20分）

1、采用变址寻址可扩大寻址范围，且\_\_\_\_\_\_\_。

A.变址寄存器内容由用户确定，在程序执行过程中不可变;

　 B.变址寄存器内容由操作系统确定，在程序执行过程中可变;

　 C.变址寄存器内容由用户确定，在程序执行过程中可变;

D.变址寄存器内容由操作系统确定，在程序执行过程不中可变;

2、运算器由许多部件组成，其核心部分是\_\_\_\_\_\_\_。

A.数据总线; B.算术逻辑运算单元; C.累加寄存器; D.多路开关

3、CPU响应中断的时间是\_\_\_\_\_\_\_。

A.中断源提出请求; B.取指周期结束;

C.执行周期结束; D.间址周期结束。

4、直接寻址的无条件转移指令功能是将指令中的地址码送入\_\_\_\_\_\_\_。

A.PC; B.地址寄存器; C.累加器; D.ALU。

5、一个16K×32位的存储器，其地址线和数据线的总和是\_\_\_\_\_\_。

A.48; B.46; C.36; D.32.

6、以下叙述中错误的是\_\_\_\_\_\_\_。

A.指令周期的第一个操作是取指令;

B.为了进行取指令操作，控制器需要得到相应的指令;

C.取指令操作是控制器自动进行的;

D.指令第一字节含操作码。

7、堆栈常用于\_\_\_\_\_\_\_\_\_

A. 数据移位； B. 程序转移； C. 保护程序现场； D. 输入、输出。

8、在浮点数编码表示中，机器数由\_\_\_\_\_\_构成，\_\_\_\_\_\_\_\_\_\_\_是隐含规定的。

A. 阶码 B. 符号 C. 尾数 D. 基数 E. 阶码和尾数

9、定点8位字长的字，采用2进制补码形式表示时，一个字所表示的整数范围是\_\_\_\_\_\_\_\_。

A. -128 ~ +127 B. -127 ~ +127 C. -129 ~ +128 D. -128 ~ +128

10、微程序控制器中，机器指令和微指令的关系是\_\_\_\_\_\_\_\_\_\_。

A. 每一条机器指令由一条微指令来执行

B. 每一条机器指令由一段微指令编写的微程序来解释执行；

C. 每一条机器指令组成的程序由一条微指令来执行

D. 一条微指令由若干条机器指令组成

二、填空题 （13分，每空1分）

1、变址寻址和基址寻址的区别是：在基址寻址中，基址寄存器提供\_\_\_\_\_\_\_\_\_\_， 指令提供\_\_\_\_\_\_\_\_\_\_\_\_ ; 而在变址寻址中，变址寄存器提供\_\_\_\_\_\_\_\_\_\_\_\_\_\_，指令提供\_\_\_\_\_\_\_\_\_\_\_\_\_。

2、SRAM的存储单元是用\_\_\_\_\_\_\_\_\_\_来存储信息的，而DRAM则是用\_\_\_\_\_\_\_\_\_\_\_\_来存储信息。DRAM需要定时进行\_\_\_\_\_\_\_\_\_\_\_\_\_。

3、微指令分为\_\_\_\_\_\_\_\_\_\_\_型微指令和\_\_\_\_\_\_\_\_\_\_型微指令，其中，前者的并行操作能力比后者强。

4、在减法运算中，正数减\_\_\_\_\_\_数可能产生溢出，此时的溢出为\_\_\_\_\_溢出；负数减\_\_\_\_\_\_数可能产生溢出，此时的溢出为\_\_\_\_\_溢出。

三、简答题 （14分，每题7分）

1、说出提高访问存储器速度的几种措施。（至少3种）

2、写出指令系统中常见的、基本的寻址方式。

四、计算题（30分）

1、设浮点数的格式为：阶码5位，包含一位符号位，尾数7位，包含一位符号位。阶码和尾数均用补码表示，排列顺序为阶码在前，尾数在后。

|  |  |  |  |
| --- | --- | --- | --- |
| 阶符 | 阶码 | 数符 | 尾数 |

则按照上述浮点数的格式：

（4分）（1）若数Z的浮点数16进制形式为9BAH，（Z）10 =\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_。

（8分）（2）若（X）10= —3.25，（Y）10=10.75，则X的规格化浮点数表示形式为\_\_\_\_\_\_\_\_\_\_\_\_\_；

Y的规格化浮点数表示形式为\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_。

（9分）（3）求[X\*Y]浮（要求阶码用补码计算，尾数用补码一位乘法计算，列出计算过程）

（9分）2、设某机器寄存器字长为16位，用16进制表示，已知：

变址寄存器内容为0005H，PC的内容为0003H，内存中部分单元的内容如下：

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| 地址： | 内容 |  | 地址 | 内容 |
| 0002H: | 000AH | 0007H: | 0006H |
| 0003H: | 0002H | 0008H: | 0007H |
| 0004H: | 0003H | 0009H: | 0008H |
| 0005H: | 0004H | 000AH: | 0009H |
| 0006H: | 0005H | 000BH: | 000AH |

指令格式为：

|  |  |
| --- | --- |
| 操作码及寻址方式（8位） | 形式地址（8位） |

若当前指令分别为下列寻址方式时，试求出操作数有效地址及操作数各位多少？

|  |  |  |
| --- | --- | --- |
| 寻址方式 | 有效地址 | 操作数 |
| 直接 | （1） | （2） |
| 间接 | （3） | （4） |
| 立即 | ~~----------------------------------~~ | （5） |
| 变址 | （6） | （7） |
| 相对 | （8） | （9） |

五、设计题（23分，第一大题15分，第二大题8分）

1、某机字长16位，CPU地址总线18位，数据总线16位，存储器按字编址，CPU的控制信号有：MREQ#（存储器访问请求，低电平有效），R/W#（读写控制，低电平为写信号，高电平为读信号）。试问：

（8分，每空2分）（1）若该机主存采用64K\*1b的DRAM芯片（内部为4个128\*128阵列），构成最大主存空间，则共需\_\_\_\_\_\_\_\_\_\_个芯片；若采用分散刷新方式，单元刷新周期为2ms，则刷新信号的周期为\_\_\_\_\_\_\_\_ms；该DRAM芯片的引脚数为\_\_\_\_\_\_\_\_\_\_\_\_根；若为64K\*1bit的SRAM芯片，则该芯片的地址引脚数为\_\_\_\_\_\_\_\_\_根。

（7分）（2）若为该机配备16K\*16bit的Cache，每字块16字，采用4路组相联映像，试写出对主存地址各个字段的划分（标出每个字段的位数）；若主存地址为12345H，则该地址映像到Cache的哪一组？

2、设某8位计算机指令格式如下：

|  |  |  |
| --- | --- | --- |
| Opcode （4位） | M （2位） | Rd （2位） |
| A（8位） | | |

其中，

|  |  |  |
| --- | --- | --- |
| Opcode= | M= | Rd= |
| 0000 ——MOV  0001 ——ADD  0010 ——SUB  0011 ——JMP  ……  1111 ——HALT | 00 ——直接寻址  01 ——间接寻址  10 ——变址寻址（变址寄存器为R3）  11 ——相对寻址 | 00 —— R0  01 —— R1  10 —— R2  11 —— R3 |

（1）假设（PC）=00H，变址寄存器（R3）=10H；主存部分单元的内容如下表。问：这时CPU启动运行程序，机器执行了几条指令后停机？写出每一条指令的功能、寻址方式、操作数及执行结果。

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| 地址 | 内容 |  | 地址 | 内容 |  | 地址 | 内容 |
| 00H | 01H | 04H | 29H | 30H | 22H |
| 01H | 30H | 05H | 22H | 31H | 33H |
| 02H | 15H | 06H | F0H | 32H | 34H |
| 03H | 31H | 07H | 00H | 33H | 35H |